



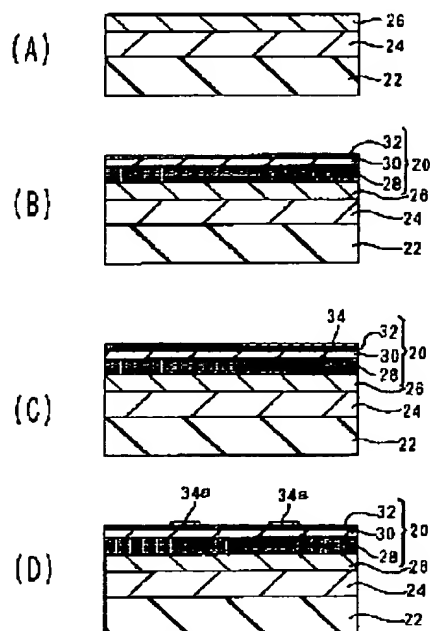
PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10206665 A**(43) Date of publication of application: **07.08.98**(51) Int. Cl. **G02B 6/13**(21) Application number: **09010598**(71) Applicant: **OKI ELECTRIC IND CO LTD**(22) Date of filing: **23.01.97**(72) Inventor: **TSURUOKA TAJI****(54) MANUFACTURE OF QUARTZ TYPE OPTICAL WAVEGUIDE****(57) Abstract:**

PROBLEM TO BE SOLVED: To shorten thickness of a resist film which is equipped for creating pattern of an optical waveguide, and increase of accuracy in relation to the created pattern.

SOLUTION: A dummy layer 20 is formed on a quartz film 26 forming a core layer. In the dummy layer 20, several layers are piled such that thickness of one layer is smaller than that of its lower layer in turn. A resist film 34 is formed on the dummy layer 20. An optical waveguide pattern 34a is formed by creating pattern of the resist film 34, and the dummy layer 20 is etched using the pattern 34a as a mask. A quartz film 26 is etched using the etched dummy layer 20 as a mask.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-206665

(43) 公開日 平成10年(1998) 8月7日

(51) Int.Cl.⁶
G 0 2 B 6/13

識別記号

F I
G 0 2 B 6/12

M

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平9-10598

(22) 出願日 平成9年(1997) 1月23日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 鶴岡 泰治

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

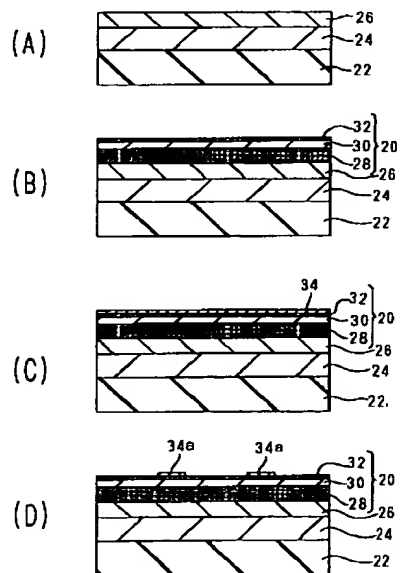
(74) 代理人 弁理士 大垣 孝

(54) 【発明の名称】 石英系光導波路の製造方法

(57) 【要約】

【課題】 光導波路のパタン形成のために設けるレジスト膜の膜厚を従来に比べて薄くし、形成されるパタンの精度を上げる。

【解決手段】 コア層形成用の石英膜26の上側にダミー層20を形成する。ダミー層20は、第1および第2マスク材を、石英膜26側の下層の膜厚に比べてこの下層の上側の層の膜厚が順次に小さくなるように、交互に重ねた積層として形成する。このダミー層20の上面にレジスト膜34を形成する。次に、レジスト膜34のパタン形成を行い導波路パタン34aとし、このパタン34aをマスクとしてダミー層20のエッチングを行う。そして、エッチングしたダミー層20をマスクとして石英膜26のエッチングを行う。



20: ダミー層
24: フッ素ドーブSiO₂膜
26: SiO₂膜
28, 32: ローSi膜
34: 有機レジスト膜
22: Siウエハ
26: SiO₂膜
30: SiO₂膜
34a: 導波路パタン

素子の形態の製造工程 (その1)

【特許請求の範囲】

【請求項1】 コア層形成用の石英膜の上側にダミー層を形成し、該ダミー層の上面にレジスト膜を形成する工程と、該レジスト膜のパターン形成を行い、該パターンをマスクとして前記ダミー層のエッチングを行う工程と、該エッチング済ダミー層をマスクとして前記石英膜のエッチングを行う工程とを含む石英系光導波路の製造方法において、

前記ダミー層を、第1および第2マスク材を交互に重ねた積層として設け、

該積層の、前記石英膜側の下層の膜厚に比べて該下層の上側の上層の膜厚が順次に小さくなるように前記積層の各層を設けることを特徴とする石英系光導波路の製造方法。

【請求項2】 請求項1に記載の石英系光導波路の製造方法において、

前記ダミー層のエッチングは、該ダミー層を構成する上側の層から前記石英膜側の層へと順次に、エッチング済の上層をマスクとして該上層の下側の下層へと順次に行い、

該下層に対するエッチング速度を、前記エッチング済の上層に対するエッチング速度よりも大きくして行うことを特徴とする石英系光導波路の製造方法。

【請求項3】 請求項1に記載の石英系光導波路の製造方法において、

前記第1および第2マスク材をそれぞれ非晶質SiおよびSiO₂とし、前記ダミー層の最下層を非晶質Siとすることを特徴とする石英系光導波路の製造方法。

【請求項4】 請求項3に記載の石英系光導波路の製造方法において、

前記非晶質Siのエッチングを、エッチングガスとしてHBrガスを用いて、行い、および前記SiO₂のエッチングを、エッチングガスとしてC₂F₆とC₂H₄の混合ガスを用いて、行うことを特徴とする石英系光導波路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、材質として石英を用いた平面光導波路の製造方法に関する。

【0002】

【従来の技術】光ファイバと整合する50μm程度の厚さを有した石英系光導波路は、従来、次のような製造工程により形成される。すなわち、石英膜の表面に非晶質シリコン（以下、α-Siと略称する。）膜を形成し、このα-Si膜の上面に有機レジスト膜を形成する工程と、フォトリソグラフィおよびエッチングにより有機レジスト膜のパターニングを行う工程と、パターニングした有機レジスト膜をマスクとしてα-Si膜のエッチングを行う工程と、エッチングしたα-Si膜をマスクとして石英膜のエッチングを行う工程とで形成される。上

述したα-Si膜のエッチングは、例えば、エッチングガスとしてCBrF₃ガスをを用いたドライエッチングにより行える。また、石英膜のエッチングは、例えば、エッチングガスとしてC₂F₆とC₂H₄の混合ガスを用いたドライエッチングにより行える。

【0003】しかし、上述のエッチングガスをを用いたとき、α-Si膜と石英膜とのエッチング速度比は1:10程度であるため、膜厚50μm程度の石英膜をエッチングするには10μm程度の厚さのα-Si膜が必要となる。また、α-Si膜と有機レジスト膜とのエッチング速度比は4:1程度であるため、膜厚10μmのα-Si膜をエッチングするには膜厚3μm程度の有機レジスト膜が必要である。一般に、このような厚いレジスト膜に高精度のパターン形成を施すのは困難である。従って、このレジスト膜を用いて下層のエッチングを行っても高精度なパターンを形成することができないので、精度良く光導波路の加工を行うことができない。

【0004】そこで、例えば、文献「特開昭60-257407」に開示されているように、石英膜のエッチングマスクとして、石英に対して高いドライエッチング選択比を有するフッ化物が用いられている。

【0005】

【発明が解決しようとする課題】しかしながら、フッ化物を加工するに当たっては、ドライエッチングを行わせるための適当な化学反応がないので、高精度なパターン形成が行えないといった問題がある。上記文献に記載されているようにリフトオフ法を用いてもよいが、パターンの断面形状がドライエッチングに比べて良好に形成できない。また、イオンミリング法は、不活性原子により物理的にフッ化物原子を叩き出す方式であるが、適当なマスク材が無いために用いることができない。

【0006】従って、従来より、石英系光導波路のパターン形成を精度良く行える製造方法の出現が望まれている。

【0007】

【課題を解決するための手段】そこで、この発明の石英系光導波路の製造方法によれば、コア層形成用の石英膜の上側にダミー層を形成し、このダミー層の上面にレジスト膜を形成する工程と、このレジスト膜のパターン形成を行い、このパターンをマスクとして前記ダミー層のエッチングを行う工程と、このエッチング済ダミー層をマスクとして前記石英膜のエッチングを行う工程とを含む石英系光導波路の製造方法において、前記ダミー層を、第1および第2マスク材を交互に重ねた積層として設け、この積層の、前記石英膜側の下層の膜厚に比べてこの下層の上側の上層の膜厚が順次に小さくなるように前記積層の各層を設けることを特徴とする。

【0008】このように、第1および第2マスク材を、下層の膜厚に比べ上層の膜厚が小さくなるように交互に積層するから、ダミー層の最上部のマスク材（以下、最

上層と略称する。)を適当な膜厚にすることができる。そして、この最上層の上面にレジスト膜を形成する。最上層の膜厚に応じて、レジスト膜の膜厚も適当に決めることができる。従って、レジスト膜の膜厚を、最上層をエッチングするためのマスクとして機能する厚さであり、かつ、このレジスト膜に十分に高い精度でパタン形成が行える膜厚とすることができる。このようにしてレジスト膜を薄く形成することができるので、解像度に優れたパタンを形成することができる。

【0009】また、この発明の石英系光導波路の製造方法において、好ましくは、前記ダミー層のエッチングは、このダミー層を構成する上側の層から前記石英膜側の層へと順次に、エッチング済の上層をマスクとしてこの上層の下側の下層へと順次に行い、この下層に対するエッチング速度を、前記エッチング済の上層に対するエッチング速度よりも大きくして行うのが良い。

【0010】このようにすると、第1および第2マスク材が交互に積層されてなるダミー層を、上側から順次に一層ずつ、エッチングすることができる。つまり、第1マスク材の層をエッチングしようとするときには、この層のすぐ上側にある、既にエッチング済である第2マスク材の層をマスクとして用い、第2マスク材に対して第1マスク材のエッチング速度の方が速くなるようにする。例えば、ドライエッチングを使用する場合には、上述のエッチング速度比が実現されるような特定のエッチングガスを用いる。その結果、第2マスク材のパタンを、良好な精度で第1マスク材に転写することができる。また、第2マスク材の層をエッチングするときには、第1マスク材に対して第2マスク材のエッチング速度の方が速くなるようなエッチングを行えばよい。

【0011】従って、エッチングした層を、下層をエッチングするためのマスクとして用いることができ、上側の層から順次にダミー層のパタン形成が行える。そして、最終的に、エッチングしたダミー層を用いて石英膜のパタン形成を行う。このように、レジスト膜に形成した良好なパタンを次々に下側の層へと転写することができるので、精度良く石英膜のパタン形成が行える。

【0012】また、この発明の石英系光導波路の製造方法において、好ましくは、前記第1および第2マスク材をそれぞれ非晶質SiおよびSiO₂とし、前記ダミー層の最下層を非晶質Siとするのが良い。

【0013】また、この発明の石英系光導波路の製造方法において、好ましくは、前記非晶質Siのエッチングを、エッチングガスとしてHBrガスを用いて、行い、および前記SiO₂のエッチングを、エッチングガスとしてC₂F₆とC₂H₄の混合ガスを用いて、行うのが良い。

【0014】

【発明の実施の形態】以下、図を参照して、この発明の実施の形態につき説明する。尚、図は、この発明の方

法、工程および構成が理解できる程度に大きさ、形状および配置関係を概略的に示してあり、また、以下に記載する数値条件等は単なる一例に過ぎず、従って、この発明は、この実施の形態に何ら限定されることがない。

【0015】この発明の石英系光導波路の製造方法の一実施の形態の説明に先立ち、この発明の方法で作成される光導波路の構造の一例につき簡単に説明する。図4

(A)は、この工程で作成した石英系光導波路の構造を示す平面図であり、図4(B)は、図4(A)のI-I線で切った断面の切り口を示す図である。尚、図4

(A)は、上部クラッド層16を取り去って示してある。図4の各図に示すように、光導波路は、基板10の上側に下部クラッド層12を積層し、下部クラッド層12の上側にパタン形成されたコア層14が設けられ、このコア層14の上側が上部クラッド層16で覆われた構成である。基板10はSiウエハとしてあり、下部クラッド層12、コア層14および上部クラッド層16は石英(SiO₂)膜である。コア層14には不純物がドーブされていて、クラッド層14および16より屈折率が高められている。図4に示すコア層14は、平面的にみてY字形状となるようにパタン形成されており、Y分岐導波路を構成している。

【0016】以下、図1、図2および図3を参照して、実施の形態の製造方法につき説明する。図1、図2および図3は、一例として、上述したY分岐導波路の製造工程を示す図である。図1～図3の各図に示す図は、主要工程段階で得られる構造体の、図4のI-I線で切った断面に相当する断面での切り口を示したものである。

【0017】この実施の形態では、コア層形成用の石英膜26の上側にダミー層20を形成し、このダミー層20の上面にレジスト膜34を形成する工程と、このレジスト膜34のパタン形成を行い、このパタンをマスクとしてダミー層20のエッチングを行う工程と、このエッチング済ダミー層をマスクとして石英膜26のエッチングを行う工程とをもって、光導波路の形成を行う。

【0018】先ず、基板として膜厚1mmのSiウエハ22を用い、この基板上に、下部クラッド層を形成する。この形成は、テトラエトキシシラン10sccm(Standard Cubic Centimeter per Minute)および酸素1sccmに0.2sccmのF₂ガスを混合した雰囲気中において、基板温度を400℃として、放電電力を300Wとした条件のプラズマCVD法で行う。この結果、Siウエハ22上に、膜厚25μmのフッ素ドーブSiO₂膜24が下部クラッド層として形成される(図1の(A))。

【0019】次に、フッ素ドーブSiO₂膜24の上面にコア層を形成するための石英(SiO₂)膜26を形成する。この形成は、テトラエトキシシラン10sccmおよび酸素1sccmの混合ガス中で、基板温度を400℃としおよび放電電力を300WとしたプラズマC

VD法により行う。これにより、フッ素ドーパ SiO_2 膜24上に、膜厚 $10\mu\text{m}$ の SiO_2 膜26が形成された構造体が得られる(図1の(A))。

【0020】次に、 SiO_2 膜26の上側にダミー層20を形成する工程につき説明する。この実施の形態では、ダミー層20は、第1および第2マスク材を、石英膜26側の下層の膜厚に比べて上側の層の膜厚が順次に小さくなるように、所要の層数だけ交互に順次に重ねた積層として各層を形成する。

【0021】そのため、まず、ダミー層の最下層となる $\alpha\text{-Si}$ 膜28を形成する。図1(A)の構造体をアルゴン(Ar)ガス中にて、Arガスの分圧を 1Pa としおよび放電電力 300W の条件で、 Si ターゲットを用いたスパッタ法により行う。そして、 SiO_2 膜26の上面に膜厚 $1.5\mu\text{m}$ の $\alpha\text{-Si}$ 膜28を形成する(図1の(B))。

【0022】次に、 $\alpha\text{-Si}$ 膜28の上面に連続的に、 SiO_2 膜30を形成する(図1の(B))。このように、第1マスク材を $\alpha\text{-Si}$ とし、第2マスク材を SiO_2 として、これら第1および第2マスク材を交互に積層させてゆく。このダミー層の第2層目となる SiO_2 膜30の形成は、 $\text{Ar}+\text{O}_2$ (15%)ガス(85%Arガスと15% O_2 ガスの混合ガス)中において、Arガスの分圧を 1Pa としおよび放電電力を 500W とした条件で、 Si ターゲットを用いたスパッタ法により行う。形成された SiO_2 膜30の膜厚は $0.5\mu\text{m}$ である。

【0023】そして、 SiO_2 膜30の上面に、ダミー層の最上層として、膜厚 $0.2\mu\text{m}$ の $\alpha\text{-Si}$ 膜32を形成する(図1の(B))。この $\alpha\text{-Si}$ 膜32の形成は、上述した $\alpha\text{-Si}$ 膜28の形成と同様にして行える。以上説明したように、 $\alpha\text{-Si}$ 膜28、 SiO_2 膜30および $\alpha\text{-Si}$ 膜32からなるダミー層20を、コア層を形成するための石英膜26の上に形成する。そして、 $\alpha\text{-Si}$ 膜28、 SiO_2 膜30および $\alpha\text{-Si}$ 膜32の膜厚は、それぞれ $1.5\mu\text{m}$ 、 $0.5\mu\text{m}$ および $0.2\mu\text{m}$ である。このように、この例では、ダミー層20は、 $\alpha\text{-Si}$ および SiO_2 を、下層の膜厚に比べて上層の膜厚が小さくなるように、交互に3層だけ積層させた層として形成した。

【0024】次に、ダミー層20の上面すなわち $\alpha\text{-Si}$ 膜32の上面に有機レジスト膜34を形成する(図1の(C))。有機レジスト膜34には東京応用化学工業株式会社製のレジスト材料OFPR8600(商品名)を用いており、スピンコートにより膜厚が $0.2\mu\text{m}$ となるように塗布して形成する。そして、有機レジスト膜34のパターン形成を行う(図1の(D))。このパターン形成は、通常のフォトリソグラフィおよびエッチングの技術を用いて行い、レジスト膜34から導波路パターン34aを形成する。

【0025】次に、形成された導波路パターン34aをマスクとしてダミー層20のエッチングを行う工程につき説明する。このダミー層20のエッチングは、ダミー層20を構成する上側の層から順次に、被エッチング層の上面にあるエッチング済の層をマスクとして行い、被エッチング層のエッチング速度を、エッチング済の層のエッチング速度よりも大きくして行う。

【0026】まず、ダミー層20の最上層である $\alpha\text{-Si}$ 膜32のエッチングを行う。これには、リアクティブイオンエッチング(RIE)法を用いる。また、エッチングガスとしてはHBrガスをを用い、そのガス圧を 5Pa とし、放電電力を 200W として行う。このエッチングにより、 $\alpha\text{-Si}$ 膜32は、レジスト膜34から形成した導波路パターン34aに従いパターン形成される(図2の(A))。このときの $\alpha\text{-Si}$ に対する有機レジストのエッチング選択比は $1/3$ であり、エッチングにより形成した断面がほぼ矩形形状となる。また、レジストパターン34aの下側へのサイドエッチング量は実質的に皆無であり、従って、エッチングにより残存した $\alpha\text{-Si}$ 膜32a(残存 $\alpha\text{-Si}$ 膜と称する。)のパターン形状とレジストのパターン形状との間での寸法変化は実質的にないといふことができる。このようにして、導波路パターン34aが残存 $\alpha\text{-Si}$ 膜(第1 $\alpha\text{-Si}$ 膜パターンとも称する。)32aに転写される。尚、残存しているレジスト膜34の部分すなわちレジストパターン34aは、残存 $\alpha\text{-Si}$ 膜パターン32aと共に、 SiO_2 膜30をエッチングするためのマスクとして用いる。

【0027】そして、第1 $\alpha\text{-Si}$ 膜パターン32aをマスクとして用いて、下層の SiO_2 膜30のエッチングを行う。このエッチングは、エッチングガスとして C_2F_6 ガスと C_2H_4 ガスとの混合ガスをを用い、この混合のガス圧を 6Pa としおよび放電電力を 200W とした条件でRIE法により行う。この場合には、 SiO_2 に対する $\alpha\text{-Si}$ のエッチング選択比は $1/10$ である。このように、被エッチング層である SiO_2 膜30の上面にあるエッチング済の $\alpha\text{-Si}$ 膜32の部分すなわち第1 $\alpha\text{-Si}$ 膜パターン32aをマスクとして、被エッチング層30のエッチング速度を、エッチング済の層32aのエッチング速度よりも大きくしてエッチングを行う。上述したような膜厚関係と選択比であるから、良好な精度でパターン形成が行える。従って、このエッチング工程により、第1 $\alpha\text{-Si}$ 膜パターン32aの導波路パターンが SiO_2 膜パターン30aに転写される(図2の(B))。尚、残存している $\alpha\text{-Si}$ 膜パターン32aは、 SiO_2 膜パターン30aと共に、下層の $\alpha\text{-Si}$ 膜28をエッチングするためのマスクとして用いる。

【0028】そして、 SiO_2 膜パターン30aをマスクとして用いて、 $\alpha\text{-Si}$ 膜28のエッチングを行う。このエッチングもRIE法により行い、エッチングガスとしてはHBrガスをを用いる。この場合、 $\alpha\text{-Si}$ に対する

る SiO_2 のエッチング選択比は $1/20$ である。このように、被エッチング層である $\alpha\text{-Si}$ 膜28の上面にあるエッチング済の SiO_2 膜30の部分すなわち SiO_2 膜パターン30aをマスクとして、被エッチング層28のエッチング速度を、エッチング済の層30aのエッチング速度よりも大きくしてエッチングを行う。このエッチング工程により、 SiO_2 膜30の残存部分からなる導波路パターンが第2 $\alpha\text{-Si}$ 膜パターン28aに転写される(図2の(C))。尚、残存している SiO_2 膜30の部分30aは、第2 $\alpha\text{-Si}$ 膜パターン28aと共に、 SiO_2 膜26をエッチングしてコア層を形成するためのマスクとして用いる。

【0029】次に、上述したようにダミー層20をエッチングして得られた最下層の $\alpha\text{-Si}$ 膜パターン28aをマスクとしてその下側の石英(SiO_2)膜26のエッチングを行う(図3の(A))。 SiO_2 膜26は、エッチングガスとして C_2F_6 ガスと C_2H_4 ガスとの混合ガスを用い、RIE法によりエッチングする。上述したように、 SiO_2 に対する $\alpha\text{-Si}$ のエッチング選択比は $1/10$ である。従って、各層は上述した膜厚であるから、 $\alpha\text{-Si}$ 膜28の残存部分からなる導波路パターン28aを、良好な精度で以て SiO_2 膜パターンすなわちコア層26aに転写することができる。この結果、導波路パターン形状のコア層26a(すなわち図4の(A)および(B)に示すコア層14に対応する。)が形成される。

【0030】尚、導波路パターン化された SiO_2 膜の残存部分26aの上面に残存する $\alpha\text{-Si}$ 膜パターン28a等は、 10Pa の SF_6 ガスをエッチングガスとし、 100W の放電電力によるRIEにより、コア層に影響を与えることなく選択的に除去することができる(図3の(B))。

【0031】続いて、コア層26aの上側を覆うように、上部クラッド層36を形成する(図3の(C))。上部クラッド層36は、下部クラッド層24の形成と同様の条件で形成することができる。ここでは、上部クラッド層36として、膜厚 $20\mu\text{m}$ のフッ素ドーブ SiO_2 膜36を形成している。

【0032】以上説明した工程を経て、石英系の平面型光導波路が形成される。この実施の形態によれば、従来、光導波路のパターン形成のためのレジスト膜が厚くなってしまい、高い精度でエッチングすることができないといった点を解決することができる。すなわち、上述したように、ダミー層を、上層の膜厚が下層の膜厚に比べて小さくなるように、2種類のマスク材を交互に積層させたので、ダミー層の上面に形成するレジスト膜を従来に比べ薄くすることができる。従って、フォトリソ工程の際に、解像度を大幅に上げることができる。通常、広い面の一部にパターンが形成される場合、 $10\mu\text{m}$ 幅の導波路を高精度に形成する露光条件と、図4(A)に示す

Y分岐導波路を形成する条件とは、レジストの膜厚が小さい程近づく。よって、両者の同時高精度パターン形成が可能となる。このようにして形成した光導波路を用いると、マッハツェンダ型フィルタ、 $N \times N$ スターカプラ、加入者用光回路ユニット素子、アレイ導波路格子型合成分波回路素子などの種々の光素子における光の伝播損失を低減させることができる。

【0033】尚、この実施の形態では、ダミー層を構成するマスク材の組合せとして $\alpha\text{-Si}$ および SiO_2 を用いたが、これに限られることなく、 Ti および SiO_2 、 Cr および SiO_2 、 Al および Si 、 Al および SiO_2 等の組合せとしてもよい。また、これらの組合せにおいて、 $\alpha\text{-Si}$ の代りに poly (ポリ)- Si (多結晶シリコン)を用いてもよいし、 SiO_2 の代りに SiN_x (但し、 x は組成比を表す。 $x > 0$ の値である。)を用いてもよい。尚、 Ti および Al に対するエッチングでは、 Cl_2 ガスをエッチングガスとして用いるのが好適である。そして、上述した実施の形態では、 SiO_2 に対するエッチングガスとして C_2F_6 ガスと C_2H_4 ガスの混合ガスを用いたが、 CHF_3 ガスを用いても好適である。

【0034】

【発明の効果】この発明の石英系光導波路の製造方法によれば、第1および第2マスク材を、下層の膜厚に比べ上層の膜厚が小さくなるように交互に積層するから、ダミー層の最上部のマスク材を適当な膜厚にすることができる。そして、この最上層の上面にレジスト膜を形成する。最上層の膜厚に応じて、レジスト膜の膜厚も適当に決めることができる。従って、レジスト膜の膜厚を、最上層をエッチングするためのマスクとして機能する厚さであり、かつ、このレジスト膜に充分に高い精度でパターン形成が行える膜厚とすることができる。このようにしてレジスト膜を薄くできるので、解像度に優れたパターンを形成することができる。

【0035】また、この発明の石英系光導波路の製造方法の好適例によれば、第1および第2マスク材が交互に積層されてなるダミー層を、上側から順次に一層ずつ、エッチングすることができる。すなわち、エッチングした層を、下層をエッチングするためのマスクとして用いることができ、上側の層から順次にダミー層のパターン形成が行える。そして、最終的に、エッチングしたダミー層を用いて石英膜のパターン形成を行う。よって、レジスト膜に形成した良好なパターンを次々に下側の層へ転写することができ、精度良く石英膜のパターン形成が行える。

【図面の簡単な説明】

【図1】実施の形態の製造工程を示す図である。

【図2】図1に続く、実施の形態の製造工程を示す図である。

【図3】図2に続く、実施の形態の製造工程を示す図である。

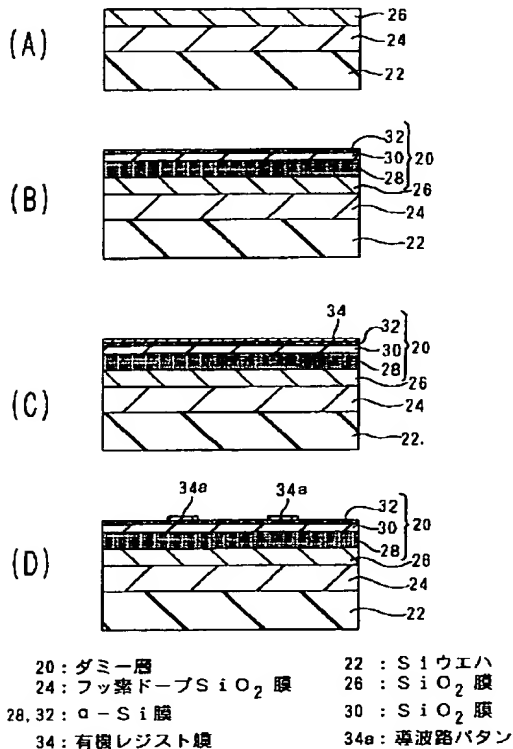
【図4】実施の形態の光導波路の構造を示す図である。

【符号の説明】

- 10 : 基板
12 : 下部クラッド層
14 : コア層
16 : 上部クラッド層
20 : ダミー層
22 : Siウエハ
24, 36 : フッ素ドープSiO₂膜

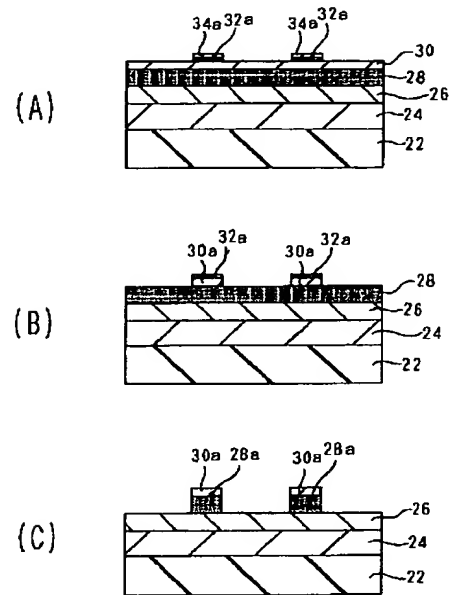
- * 26, 30 : SiO₂膜 26a : コア層
28, 32 : α-Si膜 34 : 有機レジスト膜
28a : 第2α-Si膜パタン
30a : SiO₂膜パタン
32a : 残存α-Si膜 (第1α-Si膜パタン)
* 34a : 導波路パタン

【図1】



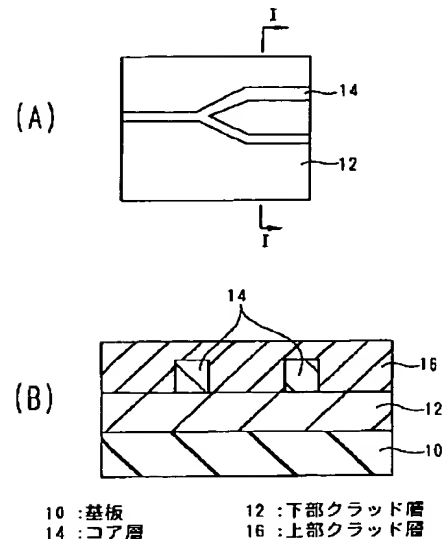
実施の形態の製造工程 (その1)

【図2】



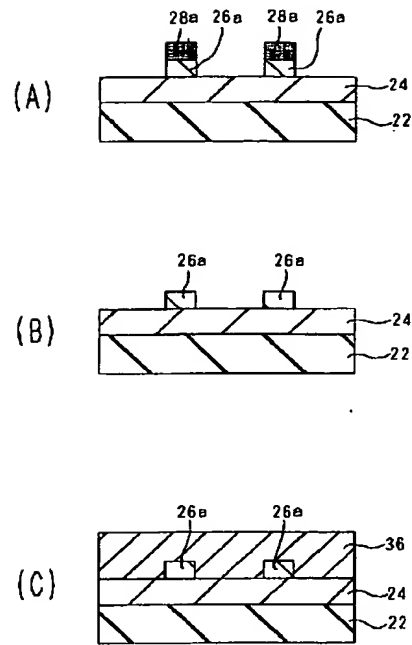
実施の形態の製造工程 (その2)

【図4】



光導波路の構造

【図3】



26a: コア層 36: フッ素ドーパ SiO_2 膜

半導体の形成の製造工程 (その3)

BEST AVAILABLE COPY